

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-227845

(43)Date of publication of application : 25.08.1998

(51)Int.Cl.

G01R 33/06
H01L 43/02

(21)Application number : 09-029904

(22)Date of filing : 14.02.1997

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(72)Inventor : HATTORI TAKAMICHI

KORECHIKA AKIHIRO

KURAMASU KEIZABURO

KAWASAKI TETSUO

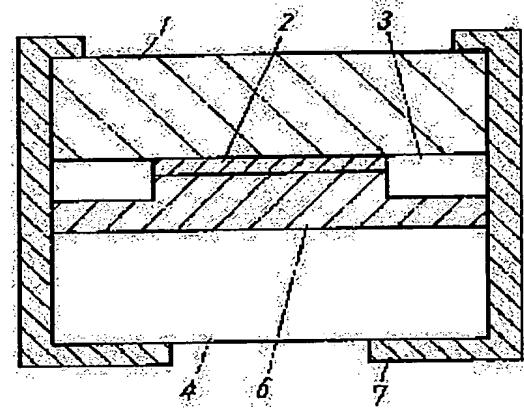
OISHI KUNIHIKO

(54) CHIP-SHAPED MAGNETIC SENSOR ELEMENT AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a chip-shaped magnetic sensor element which enhances a detection output by a method wherein a magnetism detecting film and a deviation electrode part are arranged inside the bonding face of a takeout substrate to a support substrate and both end faces of both substrates are provided with end-face electrodes which are connected electrically.

SOLUTION: First, a magnetism detecting film 2 and many electrode parts 3 are formed on a support substrate 1 directly by a vapor deposition operation or the like or by a transfer operation or the like. Then, a takeout substrate 4 whose size is nearly equal to that of the substrate 1 is bonded via a bonding layer 6 made of a thermosetting resin or the like in such a way that the detecting film 2 and the electrode parts 3 are sandwiched. After that, it is separated to be a rod shape by a dicing operation or the like in such a way that the electrode parts 3 are exposed to side faces. Then, side-face electrodes 7 are formed over both end faces of the substrate 1 and the substrate 4 by a printing operation, a dipping operation or the like, and they are connected electrically inside film-thickness faces of the electrode parts 3. After that, individual elements are separated by a dicing operation or the like. The thickness of a chip-shaped magnetic sensor element which is formed in this manner can be formed to be thin, and its detection output can be increased.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

Searching PAJ

[Date of requesting appeal against examiner's decision
of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-227845

(43)公開日 平成10年(1998)8月25日

(51)Int.Cl.⁶
G 0 1 R 33/06
H 0 1 L 43/02

識別記号

F I
G 0 1 R 33/06
H 0 1 L 43/02

Z
Z

審査請求 未請求 請求項の数10 O L (全 6 頁)

(21)出願番号

特願平9-29904

(22)出願日

平成9年(1997)2月14日

(71)出願人

000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地

(72)発明者

服部 孝道
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者

是近 哲広
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72)発明者

倉増 敬三郎
大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74)代理人

弁理士 滝本 智之 (外1名)

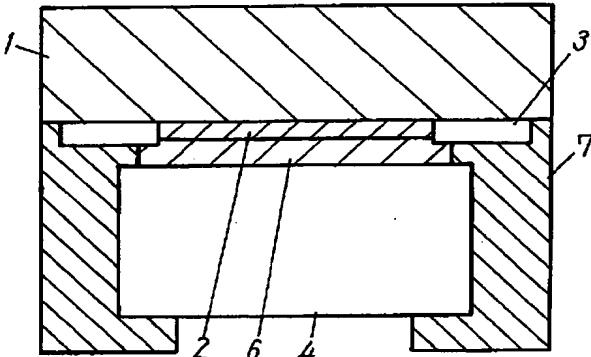
最終頁に続く

(54)【発明の名称】 チップ形磁気センサ素子及びその製造方法

(57)【要約】

【課題】 回転等の磁気検出器に用いられる磁気センサ素子において、磁気検出器の検出出力の向上を図ることを目的とするものである。

【解決手段】 取り出し基板4のその一方の面上に磁気検出膜2付き支持基板1を接合してなり、前記磁気検出膜2は前記取り出し基板4と前記支持基板1の接合面内に配置され、少なくとも前記取り出し基板4の両端面に前記引き出し電極部3と電気的に接続した側面電極7を備えて構成したものである。これにより、磁気検出膜及び磁気検出膜からの電気信号の取出しワイヤー、リードフレームを包み込むトランシスファモールドを必要なく形成する事が出来、チップ形磁気センサ素子の厚みを薄く形成でき、磁気検出器の検出出力の向上を図ることが出来る。



【特許請求の範囲】

【請求項1】 一方の面上に磁気検出膜を有すると共に当該磁気検出膜の引き出し電極部を有する支持基板と、上記支持基板に接合され、その接合部内に上記磁気検出膜を配設した取り出し基板と、少なくとも上記取り出し基板の両端面に設けられ、上記支持基板に設けた引き出し電極部に電気的に接続された側面電極を備えたチップ形磁気センサ素子。

【請求項2】 前記磁気検出膜を、支持基板に直接形成した請求項1記載のチップ形磁気センサ素子。

【請求項3】 前記磁気検出膜を、支持基板に転写形成した請求項1記載のチップ形磁気センサ素子。

【請求項4】 前記支持基板は、Si、セラミックス、サファイア、フェライトより選択したいずれか1つを用いた請求項1記載のチップ形磁気センサ素子。

【請求項5】 前記取り出し基板は、セラミックス、フェライト、ガラス等の絶縁基板材料より選択したいずれか1つを用いた請求項1記載のチップ形磁気センサ素子。

【請求項6】 前記取り出し基板と前記支持基板とを同一材料で構成した請求項1記載のチップ形磁気センサ素子。

【請求項7】 前記側面電極は、互いに接合された前記取り出し基板と前記支持基板の両端面に渡って設けられており、前記磁気検出膜から前記両端面に引き出された電極部の膜厚面内において電気的に接続した請求項1記載のチップ形磁気センサ素子。

【請求項8】 前記側面電極は、前記取り出し基板の前記引き出し電極部に対応する位置に配設した孔内に設けられた電極材を含み、上記引き出し電極部と電気的に接続されるように構成した請求項1記載のチップ形磁気センサ素子。

【請求項9】 支持基板上に磁気検出膜と前記磁気検出膜からの電気的信号を取り出す引き出し電極部を形成する工程と、前記支持基板に対し前記磁気検出膜の形成面を挟むように取り出し基板を接合する工程と、前記取り出し基板と前記支持基板の両端面に渡って前記磁気検出膜から前記両端面に引き出された電極部の膜厚面内に電気的に接続するように側面電極を形成する工程を備えたチップ形磁気センサ素子の製造方法。

【請求項10】 支持基板上に磁気検出膜と前記磁気検出膜からの電気的信号を取り出す引き出し電極部を形成する工程と、前記引き出し電極部に対応する位置に孔を配設した取り出し基板を前記支持基板に対し前記磁気検出膜の形成面を挟むように接合する工程と、前記引き出し電極部と電気的に接続されるように前記取り出し基板の孔内に電極材を設け上記取り出し基板の両端面にのみ側面電極を形成する工程を備えたチップ形磁気センサ素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、回転形等の磁気検出器に用いられるチップ形磁気センサ素子及びその製造方法に関するものである。

【0002】

【従来の技術】半導体薄膜磁気センサ素子は、InSb, InSb-NiSb, InAs等のキャリヤ移動度が高い半導体に対し、磁界を作用させたとき電圧の発生や抵抗値が変化するという性質を利用したものである。

10 【0003】図4に一般的な半導体薄膜磁気センサ素子を用いた磁気検出器の構造を示す。33は絶縁材よりもなるコネクタブロックであり、このコネクタブロック33はその一方の端部に機械的に固定されたバイアス用磁石37と、前記バイアス用磁石37に機械的に取り付けられた磁気センサ素子38と、前記ホルダー34に設けられた中継端子36を介して前記磁気センサ素子38が電気的に接続された回路部35とを有する。そして、前記ホルダー34のフランジ32に機械的に固定され、これらの磁気センサ素子38及び回路部35等を保護するキャップ31を有する構造となっている。

【0004】前記キャップ31の内部、磁気センサ素子38の電気信号の取り出し構成を、さらに拡大した断面図を図5に示す。

【0005】図4に示した磁気センサ素子38はパッケージ化されて形成されており、図5に示すように支持基板41上に磁気検出膜42及び前記磁気検出膜42から電気信号を取り出すために電極部43が形成されており、リードフレーム45に前記磁気検出膜42と電極部43が形成された支持基板41がダイボンドされ、前記電極部43からワイヤーボンディングのワイヤー44を用い、リードフレーム45に接続されると共に前記支持基板41及びワイヤー44、前記リードフレーム45の一部を包み込むように樹脂46でトランスマールドされた構成である。そして、この磁気センサ素子38はバイアス用磁石37上に機械的に固定されている。

【0006】また、磁気センサ素子38とキャップ31との間には、エアーギャップ(空間)47が設けられ、キャップ31の変形により前記磁気センサ素子38内にある磁気検出膜42に応力が加わった場合の応力歪みによる雑音の発生(今後、ピエゾノイズと呼ぶ)を防いでいる。

【0007】次に一般的な磁気検出器の動作を図6に基づいて説明する。図6に示すように突起49aを持った回転する磁性体49がキャップ31の先端に近接すると、前記磁気センサ素子38を挟んで前記バイアス用磁石37との間に磁路を形成する。前記突起49aと前記バイアス用磁石37との相対的な位置により前記磁気センサ素子38に加わる磁束密度が変化するため、その変化が電気信号に変換され、前記回路部35により処理されて出力信号として取り出される。

【0008】

【発明が解決しようとする課題】前記した磁気検出器においては、前記磁性体49と前記バイアス用磁石37との距離が小さい程、大きな出力が得られる。ここで、距離は前記磁性体49と前記キャップ31間（第1の空間）、キャップ31の厚み（第2の空間）、キャップ31と前記パッケージされた磁気センサ素子38とのエアーギャップ47（第3の空間）、磁気センサ素子38の厚みという4つの空間から構成されている。

【0009】最近、ユーザより磁気検出器の取り付け領域の簡素化のため第1の空間である磁性体49とキャップ31と間の空間をさらに広げたい要望があり、このためには磁気検出器の検出出力を高めねばならない。検出出力を高めるためには、磁性体49と前記バイアス用磁石37とを極力近づける必要がある。また第2の空間から第4の空間を狭く構成する必要があるが、第2の空間はキャップ31の厚みであり、強度の点であまり薄く出来ない。また第3の空間も同様にピエゾノイズ対策用エアーギャップ47であり、あまり薄く出来ない。

【0010】また、パッケージ化された磁気センサ素子38の厚みを薄くする方法としては、磁気検出膜42を形成している支持基板41の基板厚を研磨等で薄く出来るが、基板の取り扱い等からあまり薄く出来ない。

【0011】本発明は磁気検出器の検出出力の向上することを目的とするものである。

【0012】

【課題を解決するための手段】この課題を解決するためには、本発明のチップ形磁気センサ素子は、取り出し基板のその一方の面上に磁気検出膜付き支持基板を接合してなり、前記磁気検出膜は前記取り出し基板と前記支持基板との接合面内に配置され、少なくとも前記取り出し基板の両端面に前記磁気検出膜からの引き出し電極部に電気的に接続した側面電極を備えたものである。

【0013】これにより、磁気検出膜及び磁気検出膜からの電気信号の取出しワイヤー、リードフレームを包み込むトランスファモールドを形成する必要がなく、このためチップ形磁気センサ素子の厚みを薄く形成でき、磁気検出器の検出出力が向上するものである。

【0014】

【発明の実施の形態】本発明の請求項1に記載の発明は、一方の面上に磁気検出膜を有すると共に当該磁気検出膜の引き出し電極部を有する支持基板と、上記支持基板に接合され、その接合部内に上記磁気検出膜を配設した取り出し基板と、少なくとも上記取り出し基板の両端面に設けられ、上記支持基板に設けた引き出し電極部に電気的に接続された側面電極を備えたチップ形磁気センサ素子であり、磁気検出膜及び磁気検出膜からの電気信号の取出しワイヤー、リードフレームを包み込むトランスファモールドを形成する必要がなく出来るため、センサ素子の厚みを薄く形成でき、磁気検出器の検出出力が

向上するという作用を有するものである。

【0015】本発明の請求項2に記載の発明は、前記磁気検出膜を支持基板に直接形成した請求項1記載のチップ形磁気センサ素子であり、磁気検出膜及び磁気検出膜からの電気信号の取出しワイヤー、リードフレームを包み込むトランスファモールドを形成する必要がなく出来るため、センサ素子の厚みを薄く形成でき、磁気検出器の検出出力が向上するという作用を有するものである。

【0016】本発明の請求項3に記載の発明は、前記磁気検出膜を支持基板に転写形成した請求項1記載のチップ形磁気センサ素子であり、磁気検出膜及び磁気検出膜からの電気信号の取出しワイヤー、リードフレームを包み込むトランスファモールドを形成する必要がなく出来るため、センサ素子の厚みを薄く形成でき、磁気検出器の検出出力が向上するという作用を有するものである。

【0017】本発明の請求項4に記載の発明は、支持基板をSi、セラミックス、サファイア、フェライトより選択したいずれか1つを用いた請求項1記載のチップ形磁気センサ素子であり、支持基板として活用出来るという作用を有するものである。

【0018】本発明の請求項5に記載の発明は、前記取り出し基板をセラミックス、フェライト、ガラス等の絶縁基板材料より選択したいずれか1つを用いた請求項1記載のチップ形磁気センサ素子であり、取り出し基板として活用出来るという作用を有するものである。

【0019】本発明の請求項6に記載の発明は、前記取り出し基板と前記支持基板とを同一材料で構成した請求項1記載のチップ形磁気センサ素子であり、挟み込む材料を同一にする事で取り出し基板と支持基板の接合による膨張収縮差を無くし、前記基板間に挟み込まれた磁気検出膜への応力歪みを防止するという作用を有するものである。

【0020】本発明の請求項7に記載の発明は、前記側面電極を互いに接合された前記取り出し基板と前記支持基板の両方の両端面に渡って設けており、前記磁気検出膜から前記両端面に引き出された電極の膜厚面において電気的に接続した請求項1記載のチップ形磁気センサ素子であり、構成が簡単でリードレスのSMD実装が出来るという作用を有するものである。

【0021】本発明の請求項8に記載の発明は、前記側面電極を前記取り出し基板の前記支持基板の前記引き出し電極に対応する位置に配設した孔内に設けられた電極材を含み、上記引き出し電極部と電気的に接続されるよう構成した請求項1記載のチップ形磁気センサ素子であり、構成が簡単でリードレスのSMD実装が出来るという作用を有するものである。

【0022】本発明の請求項9に記載の発明は、支持基板上に磁気検出膜と前記磁気検出膜からの電気的信号を取り出す引き出し電極部を形成する工程と、前記支持基板に対し前記磁気検出膜の形成面を挟むように取り出し

5
基板を接合する工程と、前記取り出し基板と前記支持基板の両端面に渡って前記磁気検出膜から前記両端面に引き出された電極部の膜厚面内に電気的に接続するように側面電極を形成する工程を備えたチップ形磁気センサ素子の製造方法であり、多数の素子を同時に形成するウエハ等の一括処理でほとんど作成でき、しかも簡単な工程によりリードレスのSMD実装を可能とするという作用を有するものである。

【0023】本発明の請求項10に記載の発明は、支持基板上に磁気検出膜と前記磁気検出膜からの電気的信号を取り出す引き出し電極部を形成する工程と、前記引き出し電極部に対応する位置に孔を配設した取り出し基板を前記支持基板に対し前記磁気検出膜の形成面を挟むように接合する工程と、前記引き出し電極部と電気的に接続されるように前記取り出し基板の孔内に電極材を設け上記取り出し基板の両端面にのみ側面電極を形成する工程を備えたチップ形磁気センサ素子の製造方法であり、全工程多数の素子を同時に形成するウエハ等の一括処理で作成でき、しかも簡単な工程によりリードレスのSMD実装を可能とするという作用を有するものである。

【0024】以下、本発明の実施の形態について図1から図3を用いて説明する。

(実施の形態1) 図1は、本発明のチップ形磁気センサ素子の第1の実施形態を示す。図において、1はSi、セラミックス、サファイア、フェライト等の支持基板、2はInSb, InSb-NiSb, InAs等のキャリヤ移動度が高い半導体、またはNi-Co, Ni-Fe, Ni-Fe-Co等の強磁性体よりなる磁気検出膜であり、前記支持基板1上に蒸着等で直接または転写等で形成されている。3はAu/Ni, Al/Cr, Cu/Ti, Cu/Cr, In, Pb等の材料よりなる前記磁気検出膜2からの電気信号の取り出し電極部であり、前記磁気検出膜2と同様に前記支持基板1上に蒸着等で前記支持基板1の両端まで形成されている。4はセラミックス、フェライト、ガラス等の絶縁材料よりなる取り出し基板であり、前記磁気検出膜2及び電極部3を挟み込むように前記支持基板1と接着層6を介して接合している。7は互いに接合された前記取り出し基板と前記支持基板の両端面に渡って設けられた半田、Cu, Ni, Ag, Au, Pb, Pt等の材料よりなる側面電極であり、前記磁気検出膜2から前記両端面に引き出された電極部3の膜厚面内において電気的に接続されている。

【0025】尚、前記取り出し基板4と前記支持基板1とを同一材料で構成すると取り出し基板4と支持基板1の接合による膨張収縮差を無くし、前記基板間に挟み込まれた磁気検出膜2への応力歪みの無応力化が得られ、磁気特性感度が向上する。

【0026】チップ形磁気センサ素子の作成方法は、蒸着等で直接または転写等で前記磁気検出膜2及び電極部

20 両端面に引出された電極部3の膜厚面内において電気的に接続される。その後、ダイシング等で個別素子に分離する。

【0027】尚、個別分離は、前記支持基板1と取り出し基板4とを接合した後に行い、その後に側面電極をバレルめつき等で形成しても良い。

【0028】また磁気検出膜2を形成した支持基板1の基板厚を研磨等でさらに薄くする工程は、支持基板1と前記取り出し基板4を接合した後に行うと、基板厚が取り出し基板をプラスした構造となるため、基板の取り扱いやソリが発生しにくく従来の支持基板より薄く研磨できる。

【0029】本例で作成したチップ形磁気センサ素子は、従来のパッケージ化された磁気センサ素子に比べてモールド厚み分薄く形成することが出来ると共にさらに支持基板1も従来よりさらに薄く出来る。このため磁気検出器の検出出力が20~30%アップした結果が得られた。

【0030】(実施の形態2) 図2は、本発明のチップ形磁気センサ素子の第2の一実施形態を示す断面図である。図2において、1はSi、セラミックス、サファイア、フェライト等の支持基板、2はInSb, InSb-NiSb, InAs等のキャリヤ移動度が高い半導体、またはNi-Co, Ni-Fe, Ni-Fe-Co等の強磁性体よりなる磁気検出膜であり、前記支持基板1上に蒸着等で直接または転写等で形成されている。3はAu/Ni, Al/Cr, Cu/Ti, Cu/Cr, In, Pb等の材料よりなる前記磁気検出膜2からの電気信号の取り出し電極部であり、前記磁気検出膜2と同様に前記支持基板1上に蒸着等で前記支持基板1の両端または両端手前まで形成されている。4はセラミックス、フェライト、ガラス等の絶縁材料よりなる取り出し基板であり、前記磁気検出膜2及び電極部3を挟み込むように前記支持基板1と接着層6を介して接合している。

【0031】前記取り出し基板4には、前記支持基板1上に形成された前記磁気検出膜2からの電気信号の取り出し電極部3の両側に対応する位置に配設した孔が設けられている。

【0032】尚、前記取り出し基板4と前記支持基板1とを同一材料で構成すると取り出し基板4と支持基板1

の接合による膨張収縮差を無くし、前記基板間に挟み込まれた磁気検出膜2への応力歪みの無応力化が得られ、磁気特性感度が向上する。

【0033】7は前記取り出し基板4の孔内に設けられた半田、Cu、Ni、Ag、Au、Pb、Pt等の材料よりなる側面電極であり、前記支持基板1上に形成された前記磁気検出膜2からの電気信号の取り出し電極部3に電気的に接続されている。

【0034】第2の実施形態のチップ形磁気センサ素子の作成方法は、蒸着等で直接または転写等で前記磁気検出膜2及び電極部3を多数個を支持基板1上に形成し、前記磁気検出膜2及び電極部3を多数個形成した支持基板1と同等程度の大きさの前記取り出し基板4を前記磁気検出膜2及び電極部3を挟み込むように前記支持基板1に硬化性樹脂や異方性樹脂等の接着層6を介して接合する。

【0035】前記取り出し基板4は、上記したように前記支持基板1上に形成された前記磁気検出膜2からの電気信号の取り出し電極部3の両側に対応する位置に配設した孔を前記支持基板1同様に多数設けている。前記孔は隣接素子の取り出し孔と兼ねて形成しても良く、兼ねることで素子サイズが小さく出来る利点がある。

【0036】その後、前記取り出し基板4に形成した孔に印刷、ディスペンサ等の注入などで側面電極7を形成して前記支持基板1上に形成された前記磁気検出膜2からの電気信号の取り出し電極部3に電気的に接続する。その後、今まで一括処理して多数形成された素子を個別にダイシング等により分離する。

【0037】(実施の形態3) 図3に示す様に前記孔付き取り出し基板4の孔内にあらかじめ側面電極7の下地電極5を設けておけば側面電極7形成が簡略化され、側面電極7は孔内全部を埋める必要が無く電極部3及び下

地電極5に形成すれば良い。

【0038】また、磁気検出膜2を形成した支持基板1の基板厚を研磨等でさらに薄くする工程は、支持基板1と前記取り出し基板4を接合した後に行うと、基板厚が取り出し基板をプラスした構造となるため、基板の取り扱いやソリが発生しにくく従来の支持基板より薄く研磨できる。

【0039】

【発明の効果】本発明のチップ形磁気センサ素子は、従来のパッケージ化された磁気センサ素子に比べてモールド厚み分薄く形成することが出来ると共にさらに支持基板1も従来よりさらに薄く出来る。このため、磁気検出器の検出出力が20~30%アップした結果が得られた。

【図面の簡単な説明】

【図1】本発明のチップ形磁気センサ素子の第1の実施形態を示す断面図

【図2】本発明のチップ形磁気センサ素子の第2の実施形態を示す断面図

【図3】本発明のチップ形磁気センサ素子の第3の実施形態を示す断面図

【図4】従来の磁気検出器の断面図

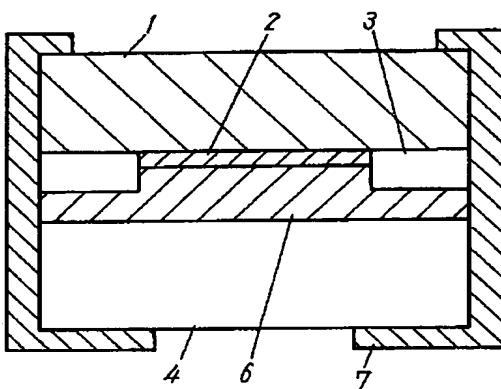
【図5】同磁気検出器のキャップ内の拡大断面図

【図6】同磁気検出器の動作説明のための側面図

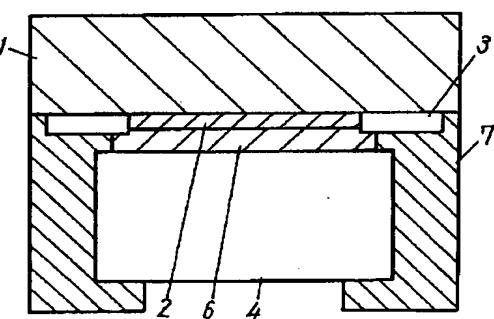
【符号の説明】

- 1 支持基板
- 2 磁気検出膜
- 3 電極部
- 4 取り出し基板
- 6 接着層
- 7 側面電極

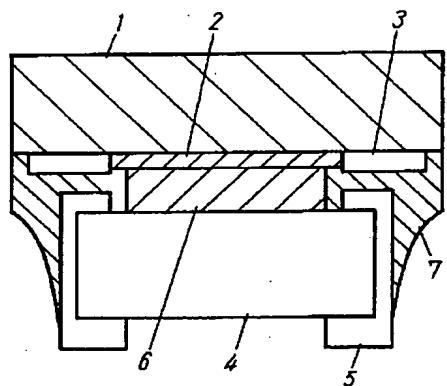
【図1】



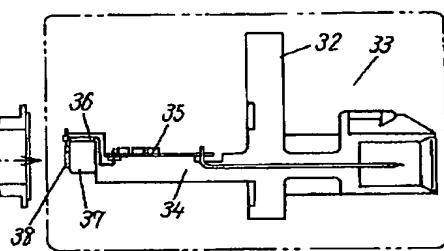
【図2】



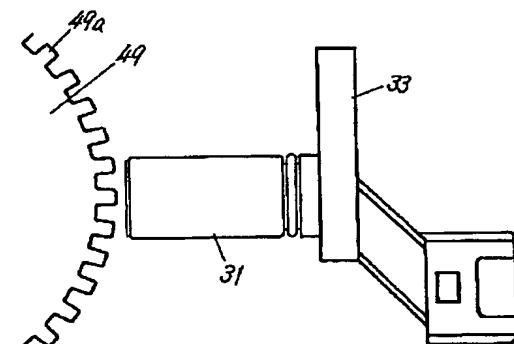
【図3】



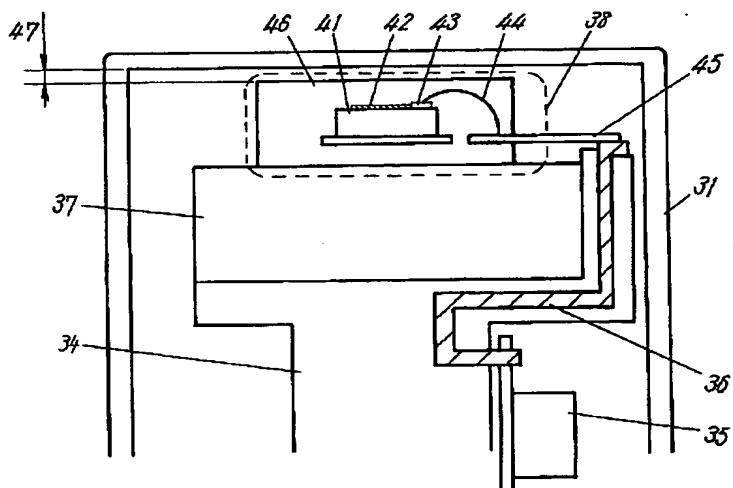
【図4】



【図6】



【図5】



フロントページの続き

(72)発明者 川崎 哲生
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内

(72)発明者 大石 邦彦
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内